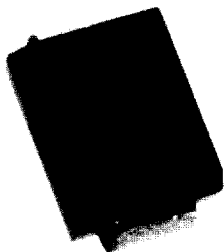


ダイアシリコンサージアブソーバはサイリスタを応用した半導体サージアブソーバです。サージに対する応答特性に優れ、通信ライン、センサライン、データライン等のサージ対策に最適です。

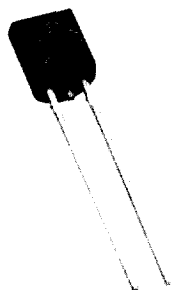
世界に先駆けて半導体サージアブソーバを開発した米国テコール社の協力を得て、表面実装型をはじめ3タイプのパッケージをラインナップしております。

DIA SILICON SURGE ABSORBER is a silicon based surge absorber with quick response to surge and low limiting voltage, ideal for protecting communication lines, sensor lines and signal lines.

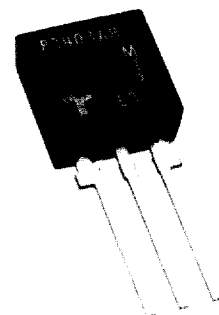
With the cooperation of Teccor Inc., one of the first to develop these products, we are pleased to offer a line up of 3 types of package including surface mount devices.



“S” パッケージ “S” package
(DO-214AA)



“B” および “E” パッケージ
“B” and “E” package
(TO-92 Type70 Leadform)



“A” パッケージ “A” package
(Modified TO-220)

■特長

- 双方向サージ保護が可能です（極性がありません。）
- サージに対する応答性が優れています。
- 30Vまでの低電圧品を有しています。
- サージ吸収後の残留電圧が低く抑えられます。
- 3チップ3端子のバランスタイプ（*1）をラインナップしています。
- 50～200Aのサージ耐量〔（10×1,000 μsec.）〕を有しています。
- 表面実装型（DO-214AA）を有しています。
- 全品種UL497B認定品です（*2）。
- 米国半導体です。

（*1）米国特許US 4905119、日本特許出願中（*2）File No.133083

■用途

- 各種モデム（PCMCIAタイプ他）
- ISDN端末
- PHS基地局
- 交換機、PBX
- 電話機、FAX
- 火災報知器、ホームセキュリティ

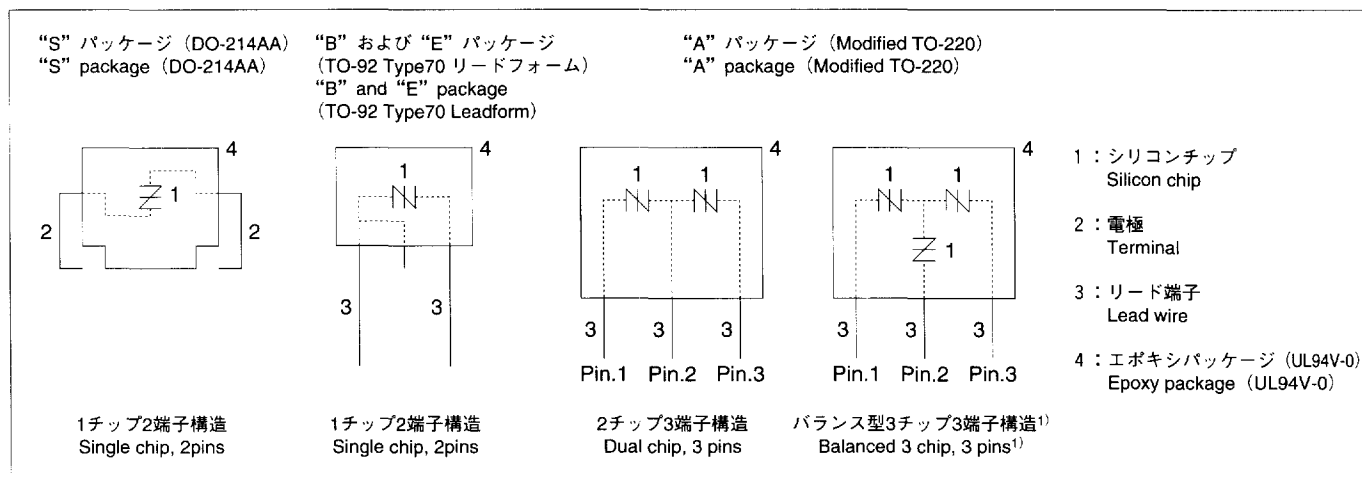
■Features

- Bidirectional (No polarity).
- Quick response to surge.
- Low-voltage type available.
- Low residual voltage after response.
- Balanced 3 terminals, 3 chips type available.
- Surge current capabilities up to 50～200A [(10/1,000) μsec.] .
- Surface mount device (DO-214AA) is available.
- All parts are recognized under UL497B.
- All parts are made in USA.

■Applications

- Modem (PCMCIA type, etc)
- ISDN terminal equipment
- Personal handy phone system
- Exchanger, Private branch exchanger
- Telephone, Facsimile
- Fire alarm system, Home security system

■構造 Construction

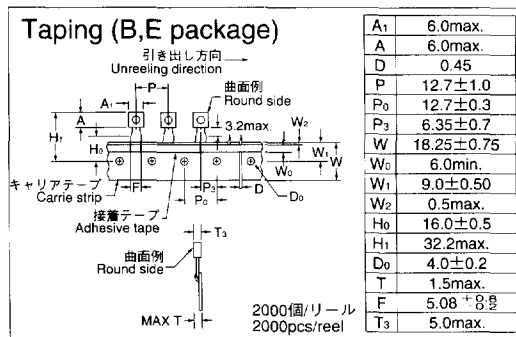
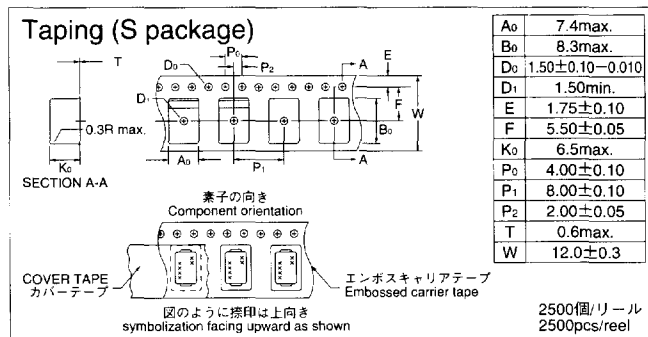
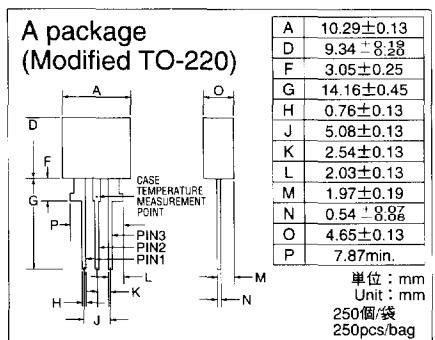
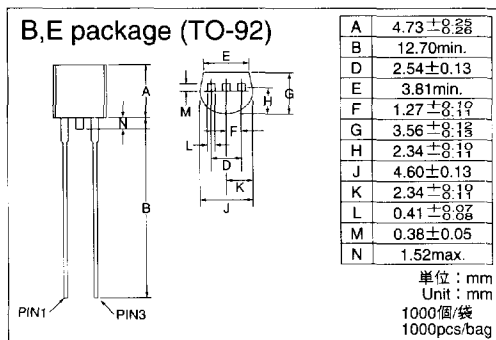
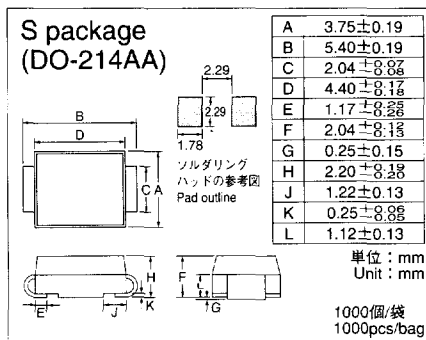


1) : TECCOR社特許登録済
TECCOR ELECTRONICS, INC. patented

■形名構成 Part number system

DSSA-P	030	0	E	A	70	RP
シリーズ名 Series	ブレイクオーバー電圧 (V _{BO}) Breakover voltage (V _{BO})	内部素子構成 Construction variable	パッケージ Package type	サージ耐量 (lpp) Surge current capacity (lpp) 〔(10/1,000) μsec.〕	リード形状 Lead form	テーピング Taping
	例) 030の場合、30Vを表す。 Example : 030 means 30V.	0 1チップ2端子構造 Single chip, 2 pins 2 2チップ3端子構造 Dual chips, 3 pins 3 バランス型3チップの端子構造 Balanced 3chips, 3pins	A Modified TO-220 B TO-92 (Type70 lead form) E S DO-214AA	A 50A(P...OBA70:100A) B 100~200A	70 TO-92 2端子 TO-92 2 terminal 無 None その他 Rest	RP リールパック (テーピング) Reel pack (Taping) 無 None バラ Bulk

サーミアブソーバ



■特性 Characteristics

パッケージ Package	形名 Part number	ブレイクオーバー電圧 Breakover-voltage V _{BO} (v)		サージ耐量 〔(10/1,000 μsec.) Surge current capacity lpp (A)〕
		Min.	Max.	
S	DSSA-P0300SA	25	38	50
	DSSA-P0640SA	56	72	50
	DSSA-P2600SA	210	310	50
	DSSA-P3100SA	270	360	50
	DSSA-P3500SA	290	410	50
E	DSSA-P2600SB	210	310	100
	DSSA-P3100SB	270	360	100
	DSSA-P3500EA70	290	410	50
B	DSSA-P2600EA70	210	310	50
	DSSA-P3100EA70	270	360	50
	DSSA-P3500EA70	290	410	50
A	DSSA-P2600BA70	210	310	100
	DSSA-P3100BA70	270	360	100
	DSSA-P3500BA70	290	410	100
A	DSSA-P3002AB	270 ²⁾	330 ²⁾	200 ³⁾
	DSSA-P4802AB	420 ²⁾	600 ²⁾	200 ³⁾
	DSSA-P3203AB	270	360	200 ³⁾
	DSSA-P3403AB	290	390	200 ³⁾

- UL497Bは、DSSAなしの形名で認定されています (File No. 133083)。
All parts are recognized under UL497B without DSSA.
- Pin1—Pin3間の場合。Pin1—Pin2及びPin2—Pin3間の場合はこの値の1/2。
Rating of Pin1 and Pin3.
Rating of Pin1 and Pin2 or Pin3 and Pin2 is 0.5x.
- (Pin1+Pin3)—Pin2間の場合。Pin1—Pin2及びPin3—Pin2間の場合はこの値の1/2。
Rating for combined Pin1+Pin3 with respect to Pin2.
Rating of Pin1 and Pin2 or Pin3 and Pin2 is 0.5x.

